

變頻器驅動之共模雜訊分析及其抑制技術研究

謝宏周

財團法人車輛研究測試中心、副工程師
505 彰化縣鹿港鎮鹿工南七路六號
angus609@artc.org.tw

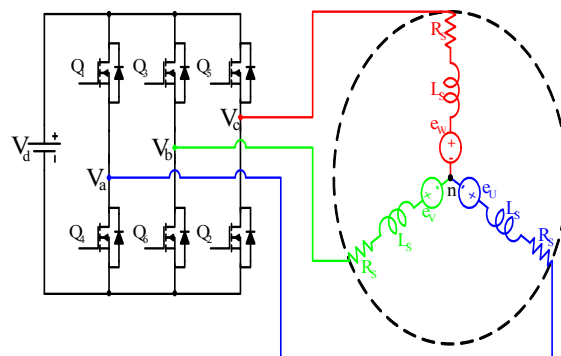
摘要：變頻器將產生大量的電磁干擾，為減少變頻器對周邊敏感設備影響，其電磁相容性設計變得十分重要，本文先針對變頻器所產生的電磁干擾進行分析，然後提出相對應的防治對策，且本論文另建立共模雜訊等效電路，可幫助 EMC 工程師，在執行變頻器電磁干擾改良時的初步預測。

關鍵詞：變頻器、共模雜訊、電磁干擾

導通而短路燒毀，由式(1)可知，共模電壓為 3 相相電壓的平均值是不會為零的，因此，若利用變頻器來驅動馬達時，共模電壓的產生是不可避免的。

一、前言

變頻器使用功率電晶體作為電子開關元件，在應用上具備廣泛調控速度範圍、高效率及可供多組馬達並聯使用等的優點。而電力電子元件的迅速發展除了提高切換頻率外，開關元件的導通及截止時間也降低許多，此技術發展使得開關轉態時的電壓及電流變化率亦隨之提高，因而引起許多不利的影響。綜合國內外相關文獻研究，變頻器會引起的問題包含有：(1)變頻器輸出電壓會在馬達線圈中性點產生很大的共模雜訊，使得對周邊設備產生嚴重之電磁干擾；(2)變頻器輸出端之高電壓/電流變化率會對機電系統的雜散電容產生較大的接地雜訊電流因而影響到附近之敏感設備，而長導線的馬達驅動系統問題更是嚴重；(3)產生的共模雜訊電流經地平面，將產生浮動電壓而影響控制器的邏輯判斷。本研究將針對變頻器驅動產生之電磁干擾問題提出相關的抑制技術，在傳統共模濾波器外使用等效電路觀念預測共模雜訊的影響，綜合提出之對策手法幫助降低共模雜訊。



圖一、變頻器驅動馬達的基本結構

表一、變頻器的八種輸出狀態

輸出狀態	變頻器三相相電壓值			共模電壓值
	V_a	V_b	V_c	V_{com}
V1 (+ - -)	$V_{dc}/2$	$-V_{dc}/2$	$-V_{dc}/2$	$-V_{dc}/6$
V2 (+ + -)	$V_{dc}/2$	$V_{dc}/2$	$-V_{dc}/2$	$V_{dc}/6$
V3 (- + -)	$-V_{dc}/2$	$V_{dc}/2$	$-V_{dc}/2$	$-V_{dc}/6$
V4 (- - +)	$-V_{dc}/2$	$V_{dc}/2$	$V_{dc}/2$	$V_{dc}/6$
V5 (- - +)	$-V_{dc}/2$	$-V_{dc}/2$	$V_{dc}/2$	$-V_{dc}/6$
V6 (+ - +)	$V_{dc}/2$	$-V_{dc}/2$	$V_{dc}/2$	$V_{dc}/6$
V7 (+ + +)	$V_{dc}/2$	$V_{dc}/2$	$V_{dc}/2$	$V_{dc}/2$
V8 (- - -)	$-V_{dc}/2$	$-V_{dc}/2$	$-V_{dc}/2$	$-V_{dc}/2$

二、共模雜訊的產生與影響

1)變頻器輸出電壓會在馬達線圈中性點產生很大的共模雜訊電壓，使得對周邊設備產生嚴重之電磁干擾[1-2]：

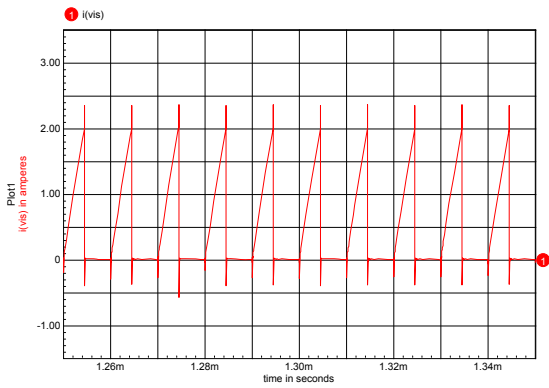
如圖一所示，為變頻器驅動馬達的基本結構，基於安全上的考量，通常會將馬達的外殼作接地處理， $V_a(t)$ 、 $V_b(t)$ 與 $V_c(t)$ 為變頻器提供給馬達的 3 相相電壓，將共模電壓定義為馬達線圈的虛擬中性點對變頻器的地存在一高的共模電壓，此共模電壓依據變頻器的六個功率電晶體的切換位置而有不同的值。

$$V_{com}(t) = \frac{V_a(t) + V_b(t) + V_c(t)}{3} \text{ -----(1)}$$

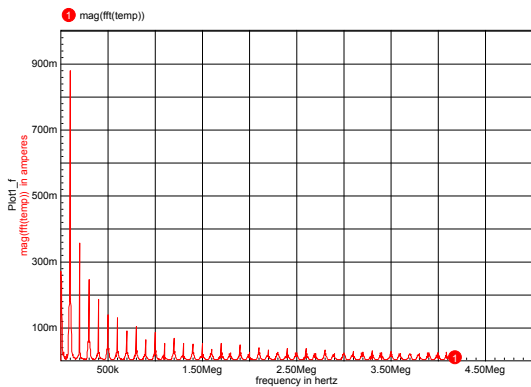
依照變頻器的八種輸出狀態下的共模電壓值整理成如表一所示，在這八種輸出狀態，要避免 V7、V8 輸出狀態，這兩種狀態將使變頻器上下臂同時

2)變頻器輸出端之高電壓/電流變化率會對機電系統的雜散電容產生較大的接地雜訊電流因而影響到附近之敏感設備，而長導線的馬達驅動系統問題更是嚴重：

變頻器之高電流變化率，如圖二所示，使得雜散電容形成共模電流，因為共模電流所流經的路徑存有雜散電感及電阻，所以共模電流將會造成高壓的突波(spikes)及高頻寬的頻譜，如圖三所示，由於變頻器透過 3 相導線與馬達做連結，當導線愈長時，導線本身的電感及電容效應會愈明顯，以致於共模電流對附近設備的影響更加嚴重。



圖二、變頻器之高電流變化率



圖三、共模電流產生的高頻寬頻譜

3)產生的共模雜訊電流流經地平面，將產生浮動電壓而影響控制器的邏輯判斷：

控制器需要良好的雜訊免除力(noise immunity)，雜訊免除力代表著電路對於不希望得到的雜訊抵抗能力，當共模雜訊電流經地平面，將改變地平面的參考準位，使得邏輯電路的雜訊邊限(noise margin)降低。

共模雜訊電流除了產生電磁干擾外，機構上於定子和轉子間的雜散電容在馬達軸心與地之間會感應出額外的軸承電壓，造成對馬達軸承的放電，導致軸承凹陷(bearing pitting)和故障而損害軸承[3]。

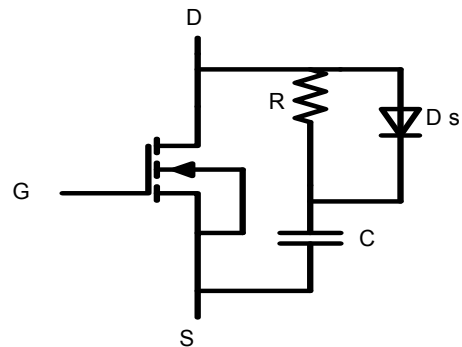
三、共模雜訊的抑制技術

1)緩振(snubber)電路:功率電晶體在導通或截止的暫態會有突波、高頻振盪或 overshoot 現象的發生，解決方式可使用緩振電路，此電路設計可分擔功率電晶體的切換損失，並保護其不受高電壓和電流變化之切換干擾，常見電路主要由電阻、二極體、電容等被動元件所組成，如圖四所示。

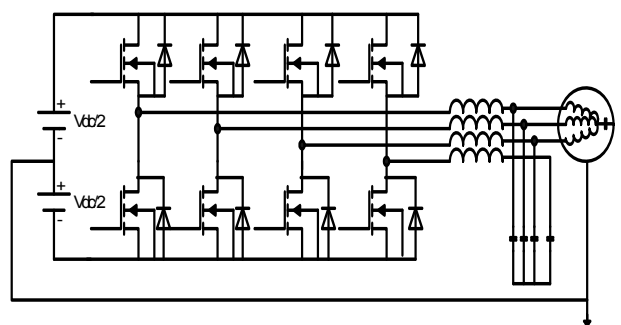
2)四臂變頻器控制:此控制方式需知道傳輸線和馬達的阻抗參數，使變頻器所產生在中性點的電壓相消為零進而消除共模電壓，如圖五所示[4]。

3)主動共模電壓消除器(active common-voltage canceler):此基本原理是藉由簡單的電路來產生一個與共模電壓大小相同而且極性相反的補償電壓，來

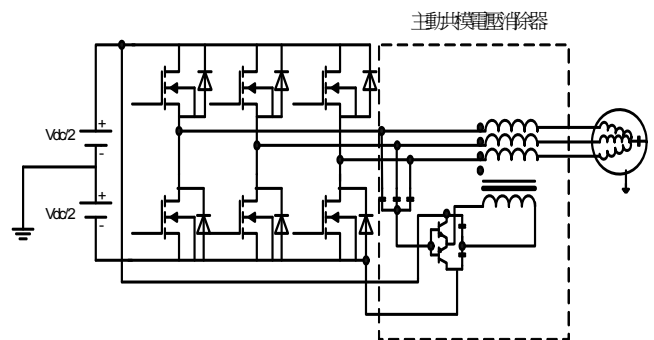
消除共模電壓，如圖六所示[5]。



圖四、緩振(snubber)電路



圖五、四臂變頻器控制



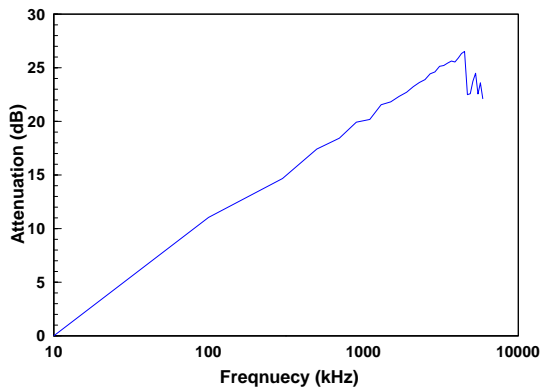
圖六、主動共模電壓濾波器

4)展頻(spread spectrum):

變頻器在基本波與它的諧波會造成嚴重的電磁干擾，圖七為展頻對變頻器 EMI 的抑制能力，切換頻率為 10kHz，衰減量公式由式(2)表示，EMI 衰減量與展頻率(δ)、諧波數(N)、切換頻率(f_c)成正比，與調變頻率(f_{mod})成反比[6-7]，觀察諧波數與 EMI 衰減量的關係，發現當諧波數愈大(高次諧波)，衰減量亦會跟著愈大，但衰減量並非無限的增加，當超過一定的頻率後，反而會有變小的情形，可用式(3)來計算展頻的使用頻率上限。

$$Attenuation = 10 \log \left(\frac{N \cdot \delta \cdot f_c}{f_{mod}} \right) \text{-----}(2)$$

$$h_{overlap} = \frac{1}{\delta} \cdot \left(\frac{1}{2} - \frac{f_m}{f_c} \right) - \frac{1}{2} \quad \text{-----}(3)$$



圖七、展頻對變頻器 EMI 抑制能力

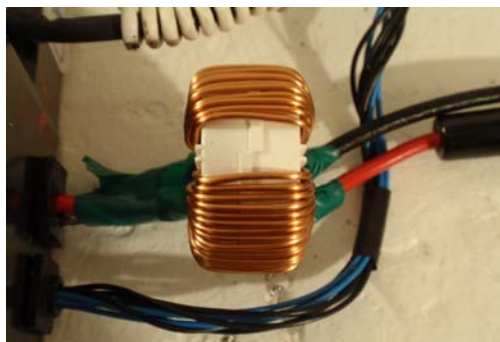
4) 遮蔽銅網

利用在一般電纜線進馬達端前，外批覆遮蔽銅網於 3 相電源上以抑制共模效應，應用電與磁的觀念由馬克斯威爾方程式推導如式(4)。

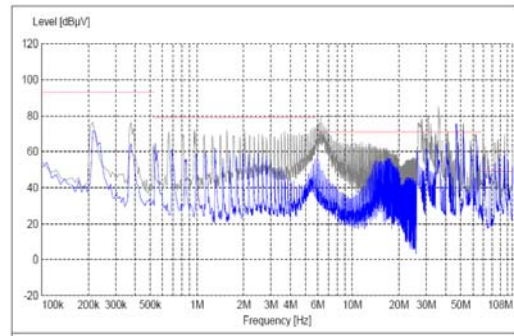
$$\int_i \frac{B}{\mu_0} dl = \int_s J dS + \int_s \frac{d(D)}{dt} dS \quad \text{-----}(4)$$

式(4)中用於環形導線的磁場變化情形，若當環形導線的磁通密度產生變化時，則環形導線即會產生感應電流，依據冷次定律(Lenz's law)可知，環形導線所產生的感應電流會再產生相反方向的磁通密度，以抵消原先磁通密度，這個定理所推導出的方程式，即是法拉第電磁感應定律，共模電流受到遮蔽銅網感應電壓可產生抑制的感應電流

5) 共模濾波器:消除共模雜訊可以使共模抗流圈 (common mode choke), 如圖八所示, 它可提供每一導線對地高阻抗, 以抑制高 dv/dt 所產生的雜訊干擾問題, 且不影響馬達運轉特性, 圖九為加上共模濾波器抑制 EMI 效果, 使用上體積大為其缺點[8]。



圖八 共模濾波器

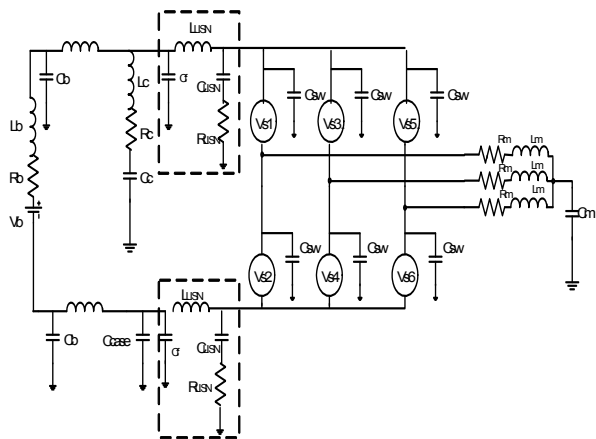


圖九 共模濾波器 EMI 抑制效果

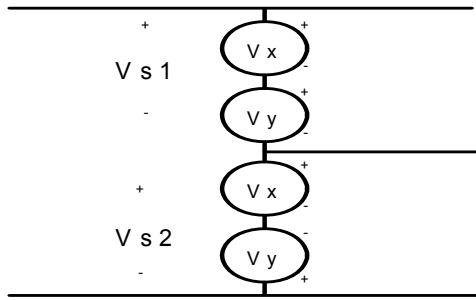
四、共模雜訊等效電路

圖一為變頻器的基本架構，為了預估共模雜訊所造成的電磁干擾，需將變頻器在高頻下做重新描述，如圖十所示，其中 Vb 為直流輸入電源，Rb 及 Lb 為電源串電阻及電感、Cb 為電源線對機殼的寄生電容、Csw 為等效電壓對地的寄生電容、Rm 及 Lm 為馬達的內阻及繞線電感、Cm 為繞線對機殼的寄生電容，在解決及討論 EMI 問題的同時，開關的等效電壓源 Vs1 及 Vs2 並不能完全清礎的解釋實際上的物理現象，因此，需另外定義一組新的電壓源 Vx 及 Vy，如圖十一所示，式(5)及式(6)代表 Vx 及 Vy 和開關的等效電壓源之關係式。

變頻器高頻等效電路要分析共模雜訊源的影響過於複雜，由於變頻器為對稱性結構，我們可將原電路做簡化並只討論單相的開關狀態，簡化後的等效電路如圖十二所示[9-10]。



圖十 變頻器高頻等效電路

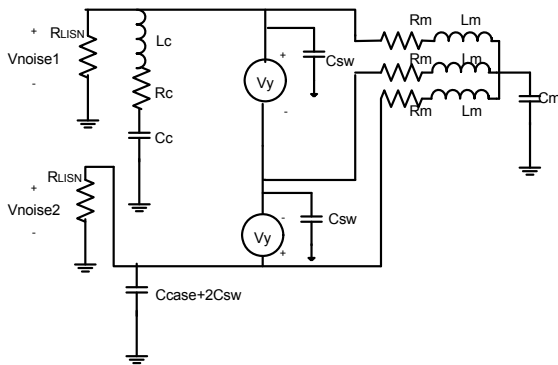


圖十一 變頻器單相等效電壓源

$$V_x = \frac{V_{s1} + V_{s2}}{2}; V_y = \frac{V_{s1} - V_{s2}}{2} \text{-----(5)}$$

or

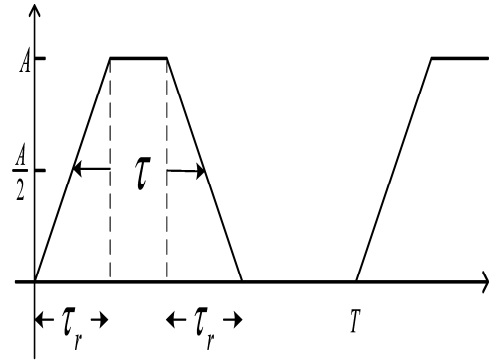
$$V_{s1} = V_x + V_y; V_{s2} = V_x - V_y \text{-----(6)}$$



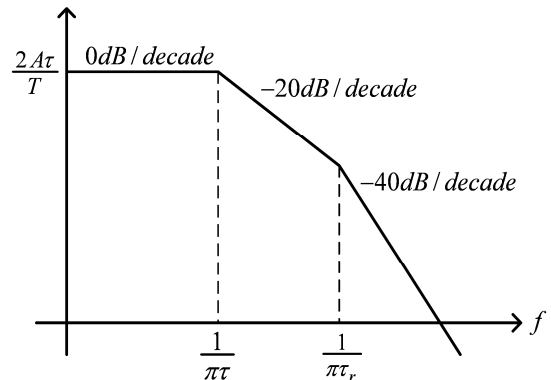
圖十二 簡化後的變頻器高頻等效電路

另外，在理想狀況下，變頻器的輸出是矩形波，但由於訊號的延遲使得實際的輸出是梯形波，如圖十三所示，每一個時脈波形 A 代表為振幅 (amplitude)， τ 代表為脈波寬度 (pulse width)，T 代表為訊號的週期 (period)，時脈訊號經傅立葉轉換，其頻譜封包如式(7)為兩個 sinc 函數的乘積，採用波德圖 (bode diagram) 漸進線做圖，如圖十四所示， $f=1/\pi\tau$ 與 $f=1/\pi T$ 為影響頻譜封包的轉折頻率點，當工作頻率超過為 $1/\pi\tau$ 時，頻譜會以 20dB/decade 之速度降低，而頻率超過 $1/\pi T$ 時，頻譜會以 40dB/decade 的速度降低，假設 $\tau=0.1\mu s$ ，所以考慮輸出梯形波第二截止頻率點為 3MHz。

$$envelope = 2A \frac{\tau}{T} \left| \frac{\sin(\pi\tau f)}{\pi\tau f} \right| \left| \frac{\sin(\pi T f)}{\pi T f} \right| \text{-----(7)}$$

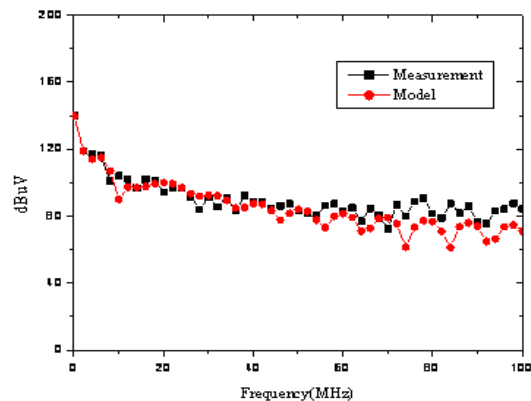


圖十三 變頻器的輸出波形



圖十四 變頻器的頻譜封包

共模雜訊的頻譜可透過等效電路做預測，假設共模雜訊為 V_y ，此開關波形近似於梯形波，使用 ADS (advanced design system) 模擬共模雜訊的影響，輸出由線阻抗穩定網路 (LISN) 量測得到，將模擬後的結果與實際量測做比較，如圖十五所示，等效電路模型的曲線與實際量測之曲線非常相近，因此所建立的共模雜訊等效電路模型將能充份表達變頻器的電氣特性。



圖十五 等效電路模型與實際量測之曲線比較

五、結論

變頻器輸出電壓會在馬達線圈中性點產生很大的共模雜訊，使得對周邊設備產生嚴重之電磁干擾，本論文提出多種抑制共模雜訊的方法，包括四臂變頻器控制、降低變頻器的切換頻率、共模抗流圈、在切換元件上加 snubber 電路、展頻技術及等效電路等，綜合提出之對策手法希望能幫助 EMC 工程師降低共模雜訊的影響。

六、參考文獻

- [1]K. Sikyung, P. Enjeti, I. Pitel, "A New Approach to Improve power factor and Reduce Harmonics in a Three-Phase Diode Rectifier Type Utility Interface" Industry Applications, IEEE Transactions on, Volume: 30 Issue: 6, pp. 1557-1564, Nov/Dec, 1994.
- [2]胡健峰, "三相波寬調變變頻器驅動感應馬達之長導線與共模電壓問題之探討", 國立台北科技大學電機工程系碩士論文, 民國八十八年。
- [3]吳峻仲, "變頻器驅動對交流馬達軸電流改善之研究", 逢甲大學資訊電機系碩士論文, 民國九十七年。
- [4]Juian, A.L., Oriti, G., Lipo, T.A., "Elimination of common-mode voltage in three-phase sinusoidal power converters", Power Electronics, IEEE Transactions on, Volume: 14 Issue: 5, Sept. 1999, pp. 982-989.
- [5]Hyeoun-Dong Lee, Seung-Ki Sul, "A common-mode voltage reduction in converter-inverter system by shifting active space vector in a sampling period", Applied Power Electronics Conference and Exposition, 1999. Apec'99.
- [6] J. Kim, P. Jun, J. Kim, "Dithered timing spread spectrum clock generation for reduction of electromagnetic radiated emission from high-speed digital system," in *Proc. IEEE Int. Symp. Electromagn. Compat.*, 2002, pp 413-418.
- [7] A. Santolaria, J. Balcells, D. Gonzalez, J. Gago, and S. D. Gil, "EMI reduction in switched power converters by means of spread spectrum modulation techniques," *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, vol. 1, pp. 292 – 296, June 2004.
- [8]Clayton R. Paul, Introduction to Electromagnetic Compatibility, John Wiley & Sons, Inc., 1992
- [9]Mohan et. Al., Power Electronics: Converters, Applications, and Design, John Wiley & Sons, New York, 1989.
- [10]Chingchi Cheng. Modeling the conducted EMI emission of an electric vehicle (EV) traction drive. IEEE, 1998.